

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-312973

(43)Date of publication of application : 02.12.1997

(51)Int.Cl.

H02M 3/28
H02M 3/335
H03K 17/16

(21)Application number : 08-187221

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 17.07.1996

(72)Inventor : GEKITOU MASAKAZU
KUROKI KAZUO

(30)Priority

Priority number : 07272179
08 59880Priority date : 20.10.1995
18.03.1996

Priority country : JP

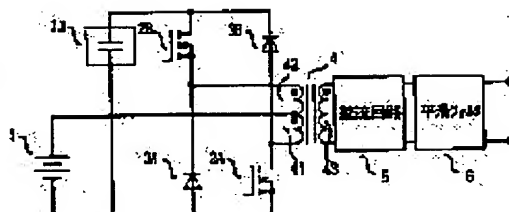
JP

(54) DC-DC CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent the drop of conversion efficiency by making the capacitor of a snubber circuit clamp it at turn off of the first semiconductor switch element, and turning on the second switch element at turn on of the first semiconductor switch element, and discharging the energy that the snubber circuit has absorbed to load.

SOLUTION: When a semiconductor switch element 2A is turned off, a snubber circuit 13 absorbs the energy accumulated in the leakage inductance and the wiring inductance of a transformer 4 through a diode 3B. Next, when semiconductor switch elements 2A and 2B are turned on, the charge accumulated in the snubber circuit 13 is discharged by the course of the snubber circuit 13 → the semiconductor switch element 2B → a transformer reset winding 42 → a DC power source 1, and the energy absorbed with the snubber circuit 13 is discharged. In short, the diode 3B performs the role of a snubber diode, and the semiconductor switch element 2b works for power regeneration.



LEGAL STATUS

[Date of request for examination] 13.03.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-312973

(43) 公開日 平成9年(1997)12月2日

(51) Int.Cl. ⁸	識別記号	序内整理番号	F I	技術表示箇所
H 0 2 M 3/28			H 0 2 M 3/28	R
	3/335		3/335	M
H 0 3 K 17/16			H 0 3 K 17/16	E
				F
				M

審査請求 未請求 請求項の数10 O L (全 21 頁)

(21) 出願番号 特願平8-187221

(22) 出願日 平成8年(1996)7月17日

(31) 優先権主張番号 特願平7-272179

(32) 優先日 平7(1995)10月20日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平8-59880

(32) 優先日 平8(1996)3月18日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 鍋頭 政和

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72) 発明者 黒木 一男

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

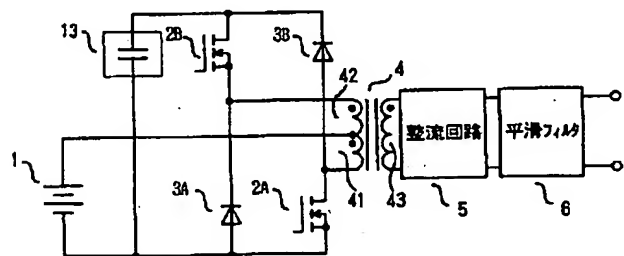
(74) 代理人 弁理士 松崎 清

(54) 【発明の名称】 直流-直流変換装置

(57) 【要約】

【課題】 スイッチ素子ターンオフ時の電圧上昇率およびスナバ回路での損失を低減し、直流-直流変換装置の変換効率を低下させないようにする。

【解決手段】 直流電源1、半導体スイッチ素子2A、ダイオード3Aおよび変圧器4からなる1石フォワード型コンバータに、半導体スイッチ素子2Bおよびダイオード3Bを図示のように接続することで、クランプ形のスナバ回路13の適用を可能とし、装置の小型化と高効率化を図る。各種コンバータに別のタイプのスナバ回路を付加し、半導体スイッチ素子ターンオフ時の電圧上昇率、スナバ回路での損失を低減する各種回路や、直流電源電圧の変動に対処し得る各種回路も提案されている。



【特許請求の範囲】

【請求項 1】 直流電源と、一次側にリセット巻線を持つ変圧器と、この変圧器の二次側に接続される整流回路と、その整流出力を平滑化する平滑回路とからなり、直流電源から絶縁された直流電力を取り出す直流-直流変換装置において、

第 1 のダイオードの一方の端子と第 1 の半導体スイッチ素子の一方の端子とを直列接続した第 1 の直列アームと、第 2 の半導体スイッチ素子の一方の端子と第 2 のダイオードの一方の端子とを直列接続した第 2 の直列アームと、第 1 のスナバ回路とをそれぞれ並列に接続するとともに、前記変圧器一次巻線のリセット巻線を接続していない側の端子を前記第 1 の直列アームの接続点に、また、前記変圧器リセット巻線の一次巻線を接続していない側の端子を前記第 2 の直列アームの接続点に、さらには、前記直流電源を変圧器の一次巻線とリセット巻線の接続点と前記第 1 の半導体スイッチ素子と前記第 2 のダイオードの接続点との間に並列に、それぞれ接続したことを特徴とする直流-直流変換装置。

【請求項 2】 スナバダイオードとスナバコンデンサとを直列接続した第 2 のスナバ回路を前記第 1 の半導体スイッチ素子と並列に、また、補助ダイオードと補助リアクトルとの直列回路に補助コンデンサを直列接続した補助回路を前記スナバダイオードと並列に、さらに、回生用ダイオードを前記直列回路と前記補助コンデンサとの接続点と前記第 2 の半導体スイッチ素子の並列接続点との間にそれぞれ接続したことを特徴とする請求項 1 に記載の直流-直流変換装置。

【請求項 3】 前記第 2 の半導体スイッチ素子のオン期間を、前記第 1 のスナバ回路を構成するコンデンサの静電容量と前記変圧器の漏れインダクタンスとで決まる共振周期のほぼ $1/2$ とすることを特徴とする請求項 1 または 2 のいずれかに記載の直流-直流変換装置。

【請求項 4】 第 1 のダイオードと第 1 の半導体スイッチ素子とを直列接続した第 1 の直列アームと、第 2 の半導体スイッチ素子と第 2 のダイオードとを直列接続した第 2 の直列アームと、直流電源とを互いに並列に接続し、変圧器一次巻線を前記第 1 の直列アームの直列接続点と、前記第 2 の直列アームの直列接続点との間に接続するとともに、変圧器の二次巻線には整流回路、この整流回路には平滑回路をそれぞれ接続してなる直流-直流変換装置において、

前記第 1 の半導体スイッチ素子と第 2 の半導体スイッチ素子のそれぞれに、スナバダイオードとスナバコンデンサとを直列接続したスナバ回路をそれぞれ並列に、また、前記スナバダイオードのそれぞれには補助ダイオードと補助リアクトルとを直列接続した直列回路に補助コンデンサを直列接続した補助回路を並列に、さらに回生ダイオードを前記直列回路と前記補助コンデンサとの接続点と、前記第 1、第 2 の直列アームの並列接続点との

間にそれぞれ接続したことを特徴とする直流-直流変換装置。

【請求項 5】 半導体スイッチ素子とダイオードとを逆並列接続した 2 組のスイッチング素子を直列接続した第 1 の直列アームと、コンデンサを直列接続した第 2 の直列アームと、直流電源とを互いに並列に接続し、変圧器一次巻線を前記第 1 の直列アームの直列接続点と、前記第 2 の直列アームの直列接続点との間に接続するとともに、変圧器の二次巻線には整流回路、この整流回路には平滑回路をそれぞれ接続してなる直流-直流変換装置において、

前記スイッチング素子のそれぞれには、スナバダイオードとスナバコンデンサとを直列接続したスナバ回路を並列に、また、前記スナバダイオードのそれぞれには、補助ダイオードと補助リアクトルとを直列接続した直列回路に補助コンデンサを直列接続した補助回路を並列に、さらに回生ダイオードを前記直列回路と前記補助コンデンサとの接続点と、前記第 1、第 2 の直列アームの並列接続点との間にそれぞれ接続したことを特徴とする直流-直流変換装置。

【請求項 6】 半導体スイッチ素子とダイオードとを逆並列接続した 2 組のスイッチング素子を直列接続した第 1 の直列アームと、コンデンサを直列接続した第 2 の直列アームと、直流電源とを互いに並列に接続し、変圧器一次巻線を前記第 1 の直列アームの直列接続点と、前記第 2 の直列アームの直列接続点との間に接続するとともに、変圧器の二次巻線には整流回路、この整流回路には平滑回路をそれぞれ接続してなる直流-直流変換装置において、

前記スイッチング素子と前記変圧器一次巻線の接続点との間に補助リアクトルをそれぞれ直列に、前記スイッチング素子のそれぞれには、スナバダイオードとスナバコンデンサとを直列接続したスナバ回路を並列に、補助ダイオードと補助コンデンサとを直列接続した補助回路を前記スナバ回路の直列接続点と前記補助リアクトルと前記変圧器一次巻線の接続点との接続点間に、回生ダイオードを前記補助回路の直列接続点と前記第 1、第 2 の直列アームの並列接続点間にそれぞれ接続したことを特徴とする直流-直流変換装置。

【請求項 7】 第 1 のダイオードの一方の端子と第 1 の半導体スイッチ素子の一方の端子とを直列接続した第 1 の直列アームと、第 2 の半導体スイッチ素子の一方の端子と第 2 のダイオードの一方の端子とを直列接続した第 2 の直列アームと、第 1 のスナバ回路とをそれぞれ並列に接続するとともに、中間端子を備えた変圧器一次巻線の一方の端子を前記第 1 の直列アームの直列接続点に、前記変圧器一次巻線の他方の端子を前記第 2 の直列アームの直列接続点にそれぞれ接続し、また、直流電源を 3 端子スイッチの第 1 の端子と前記第 1 の半導体スイッチ素子と前記第 2 のダイオードとの並列接続点間に、前記

3 端子スイッチの第 2 の端子を前記変圧器の中間端子に、前記 3 端子スイッチの第 3 の端子を前記第 1 のダイオードと前記第 2 の半導体スイッチ素子との並列接続点間にそれぞれ接続し、さらには、入力電圧検出回路を前記直流電源と並列に、制御回路を前記入力電圧検出回路と前記 3 端子スイッチとの間に、前記変圧器の二次端子を整流回路に、この整流回路を平滑フィルタにそれぞれ接続したことを特徴とする直流-直流変換装置。

【請求項 8】 第 1 の半導体スイッチ素子の一方の端子と第 2 の半導体スイッチ素子の一方の端子とを直列接続した第 1 の直列アームと、第 3 の半導体スイッチ素子の一方の端子と第 4 の半導体スイッチ素子の一方の端子とを直列接続した第 2 の直列アームと、第 1 のスナバ回路とをそれぞれ並列に接続するとともに、中間端子を備えた変圧器一次巻線の一方の端子を前記第 1 の直列アームの直列接続点に、前記変圧器一次巻線の他方の端子を前記第 2 の直列アームの直列接続点にそれぞれ接続し、また、直流電源を 3 端子スイッチの第 1 の端子と前記第 1 の半導体スイッチ素子と前記第 3 の半導体スイッチ素子との並列接続点間に、前記 3 端子スイッチの第 2 の端子を前記変圧器の中間端子に、前記 3 端子スイッチの第 3 の端子を前記第 2 の半導体スイッチ素子と前記第 4 の半導体スイッチ素子との並列接続点間にそれぞれ接続し、さらには、入力電圧検出回路を前記直流電源と並列に、制御回路を前記入力電圧検出回路と前記 3 端子スイッチとの間に、前記変圧器の二次端子を整流回路に、この整流回路を平滑フィルタにそれぞれ接続したことを特徴とする直流-直流変換装置。

【請求項 9】 第 1 のスナバダイオードと第 1 のスナバコンデンサとを直列接続した第 2 のスナバ回路を前記第 1 の半導体スイッチ素子と並列に、第 1 の補助ダイオードと第 1 の補助リアクトルとを直列接続した第 1 の直列回路と第 1 の補助コンデンサとを直列接続した第 1 の補助回路を前記第 1 のスナバダイオードと並列に、第 1 の回生ダイオードを前記第 1 の直列回路と第 1 の補助コンデンサとの接続点と前記第 1 のダイオードと前記第 2 の半導体スイッチ素子との並列接続点間に、第 2 のスナバダイオードと第 2 のスナバコンデンサとを直列接続した第 3 のスナバ回路を前記第 2 の半導体スイッチ素子と並列に、第 2 の補助ダイオードと第 2 の補助リアクトルとを直列接続した第 2 の直列回路と第 2 の補助コンデンサとを直列接続した第 2 の補助回路を前記第 2 のスナバダイオードと並列に、第 2 の回生ダイオードを前記第 2 の直列回路と第 2 の補助コンデンサとの接続点と前記第 2 のダイオードと前記第 1 の半導体スイッチ素子との並列接続点間に、それぞれ接続したことを特徴とする請求項 7 に記載の直流-直流変換装置。

【請求項 10】 第 1 のスナバダイオードと第 1 のスナバコンデンサとを直列接続した第 2 のスナバ回路を前記第 1 の半導体スイッチ素子と並列に、第 1 の補助ダイオ

ードと第 1 の補助リアクトルとを直列接続した第 1 の直列回路と第 1 の補助コンデンサとを直列接続した第 1 の補助回路を前記第 1 のスナバダイオードと並列に、第 1 の回生ダイオードと第 1 の回生リアクトルとを直列接続した第 1 の回生回路を前記第 1 の直列回路と前記第 1 の補助コンデンサとの接続点と前記第 2 の半導体スイッチ素子と第 4 の半導体スイッチ素子との並列接続点間に、第 2 のスナバダイオードと第 2 のスナバコンデンサとを直列接続した第 3 のスナバ回路を前記第 2 の半導体スイッチ素子と並列に、第 2 の補助ダイオードと第 2 の補助リアクトルとを直列接続した第 2 の直列回路と第 2 の補助コンデンサとを直列接続した第 2 の補助回路を前記第 2 のスナバダイオードと並列に、第 2 の回生ダイオードと第 2 の回生リアクトルとを直列接続した第 2 の回生回路を前記第 2 の直列回路と前記第 2 の補助コンデンサとの接続点と前記第 1 の半導体スイッチ素子と第 3 の半導体スイッチ素子との並列接続点間に、前記第 2 の直列アームについても上記と同じく、第 4 のスナバ回路、第 5 のスナバ回路、第 3 の補助回路、第 4 の補助回路、第 3 の回生回路および第 4 の回生回路をそれぞれ接続したことを特徴とする請求項 8 に記載の直流-直流変換装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、直流電源から絶縁された直流電力を取り出す直流-直流変換装置に関する。

【0002】

【従来の技術】図 24 に 1 石フォワード型直流-直流変換装置の従来例を示す。同図に示すように、直流電源 1 の正極側端子には変圧器 4 の一次巻線 41 とリセット巻線 42 との接続点、変圧器 4 の一次巻線 41 の他方の端子と直流電源 1 の負極側端子間には半導体スイッチ素子 2A が、変圧器 4 のリセット巻線 42 の他方の端子と直流電源 1 の負極側端子間にはダイオード 3A が、変圧器 4 の二次巻線 43 には整流回路 5 が、整流回路 5 には平滑フィルタ（平滑回路）6 がそれぞれ接続されて構成されている。

【0003】図 25 に図 24 の動作波形を示す（図 24 のような回路とその動作は、例えば 1984 年誠文堂新光社発行「スイッチングレギュレータの設計方法とパワーデバイスの使いかた」18～19 頁、95～99 頁の記載等により良く知られている）。いま、半導体スイッチ素子 2A がオンの期間①に変圧器 4 を正方向に励磁し、整流回路 5 および平滑フィルタ 6 を介して負荷に直流電力を供給する。これに対し、半導体スイッチ素子 2A がオフの期間②には変圧器 4 の励磁エネルギーが、リセット巻線 42 およびダイオード 3A を介して直流電源 1 に回生される。

【0004】図 24 の回路では、半導体スイッチ素子 2A のターンオフ時、半導体スイッチ素子 2A のはね上が

り電圧を抑制するとともに、電圧上昇率 (dv/dt) を小さくしてスイッチング損失を低減するため、半導体スイッチ素子 2A に対しダイオード 71 とコンデンサ 72 とを直列接続し、ダイオード 71 に並列に放電抵抗 73 を接続したスナバ回路 7 を並列に接続している。これにより、コンデンサ 72 が吸収したエネルギーは、次に半導体スイッチ素子 2A がオンしている期間に、放電抵抗 73 へ放出される。

【0005】

【発明が解決しようとする課題】図 24 の回路においては、スナバコンデンサが吸収したエネルギーは、次に半導体スイッチ素子がオンしたとき、放電抵抗へ放出され損失となる。いま、放電抵抗の損失を P 、スナバコンデンサの静電容量を C 、直流電源の電圧を E 、変圧器のリセット電圧を V_r 、半導体スイッチ素子のはね上がり電圧を ΔV 、半導体スイッチ素子の動作周波数を f とすると、

$$P = (1/2) \times C \times (E + V_r + \Delta V)^2 \times f$$

となる。したがって、直流電源の電圧 E 、変圧器のリセット電圧 V_r および半導体スイッチ素子の動作周波数 f が高くなると、放電抵抗における発生損失が大きくなるため、大形で高価なスナバ回路が必要となるだけでなく、装置の変換効率が低下するという問題がある。したがって、この発明の課題はスナバ回路を大形化せず、装置の変換効率が低下させないようにすることにある。

【0006】

【課題を解決するための手段】このような課題を解決すべく、請求項 1 の発明では直流電源と、一次側にリセット巻線を持つ変圧器と、この変圧器の二次側に接続される整流回路と、その整流出力を平滑化する平滑回路とからなり、直流電源から絶縁された直流電力を取り出す直流-直流変換装置において、第 1 のダイオードの一方の端子と第 1 の半導体スイッチ素子の一方の端子とを直列接続した第 1 の直列アームと、第 2 の半導体スイッチ素子の一方の端子と第 2 のダイオードの一方の端子とを直列接続した第 2 の直列アームと、第 1 のスナバ回路とをそれぞれ並列に接続するとともに、前記変圧器一次巻線のリセット巻線を接続していない側の端子を前記第 1 の直列アームの接続点に、また、前記変圧器リセット巻線の一次巻線を接続していない側の端子を前記第 2 の直列アームの接続点に、さらには、前記直流電源を変圧器の一次巻線とリセット巻線の接続点と前記第 1 の半導体スイッチ素子と前記第 2 のダイオードの接続点との間に並列に、それぞれ接続する。

【0007】請求項 1 の発明の如くすることにより、第 1 の半導体スイッチ素子のターンオフ時、第 1 のスナバ回路を構成するコンデンサは $(E + V_r)$ にクランプされるため、第 1 のスナバ回路が吸収するエネルギー P_1 は、

$$P_1 = (1/2) \times C \times \Delta V^2 \times f$$

と、小さくなる。また、第 1 の半導体スイッチ素子がオンしている期間に第 2 のスイッチ素子をオンさせることにより、第 1 のスナバ回路が吸収したエネルギー P_1 を負荷に放出することができる。

【0008】請求項 2 の発明では、請求項 1 の発明に対し、スナバダイオードとスナバコンデンサとを直列接続した第 2 のスナバ回路を前記第 1 の半導体スイッチ素子と並列に、また、補助ダイオードと補助リアクトルとの直列回路に補助コンデンサを直列接続した補助回路を前記スナバダイオードと並列に、さらに、回生用ダイオードを前記直列回路と前記補助コンデンサとの接続点と前記第 2 の半導体スイッチ素子の並列接続点との間にそれぞれ接続して構成する。

【0009】請求項 2 の発明の如くすることにより、第 1 の半導体スイッチ素子のターンオフ時、スナバコンデンサによって第 1 の半導体スイッチ素子の電圧上昇率を抑制し、スイッチング損失を低減する。次に、第 1 の半導体スイッチ素子がオンの期間に、スナバコンデンサに蓄えられている電荷を補助回路で吸収し、補助コンデンサに移す。さらに、第 1 の半導体スイッチ素子がオフしている期間に、補助コンデンサに蓄えられている電荷を、回生ダイオードを介して第 1 のスナバ回路に移す。そして、第 1 の半導体スイッチ素子がオンしている期間は、第 2 の半導体スイッチ素子をオンすることで、第 1 のスナバ回路に吸収したエネルギーを負荷に放出する。

【0010】請求項 3 の発明では、請求項 1 または 2 の発明で、第 2 の半導体スイッチ素子のオン期間を、第 1 のスナバ回路を構成するコンデンサの静電容量と変圧器の漏れインダクタンスとで決まる共振周波数のほぼ $1/2$ とする。これにより、第 2 の半導体スイッチ素子には、第 1 のスナバ回路を構成するコンデンサの静電容量と変圧器の漏れインダクタンスとで決まる周期の正弦波状の電流が流れるが、そのオン期間を共振周期の約 $1/2$ とし、ターンオフ時の 0 A 付近で電流を遮断することにより、スイッチング損失を低減する。

【0011】請求項 4 の発明では、第 1 のダイオードと第 1 の半導体スイッチ素子とを直列接続した第 1 の直列アームと、第 2 の半導体スイッチ素子と第 2 のダイオードとを直列接続した第 2 の直列アームと、直流電源とを互いに並列に接続し、変圧器一次巻線を前記第 1 の直列アームの直列接続点と、前記第 2 の直列アームの直列接続点との間に接続するとともに、変圧器の二次巻線には整流回路、この整流回路には平滑回路をそれぞれ接続してなる直流-直流変換装置において、前記第 1 の半導体スイッチ素子と第 2 の半導体スイッチ素子のそれぞれに、スナバダイオードとスナバコンデンサとを直列接続したスナバ回路をそれぞれ並列に、また、前記スナバダイオードのそれぞれには補助ダイオードと補助リアクトルとを直列接続した直列回路に補助コンデンサを直列接続した補助回路を並列に、さらに回生ダイオードを前記

直列回路と前記補助コンデンサとの接続点と、前記第 1、第 2 の直列アームの並列接続点との間にそれぞれ接続して構成する。

【0012】請求項 5 の発明では、半導体スイッチ素子とダイオードとを逆並列接続した 2 組のスイッチング素子を直列接続した第 1 の直列アームと、コンデンサを直列接続した第 2 の直列アームと、直流電源とを互いに並列に接続し、変圧器一次巻線を前記第 1 の直列アームの直列接続点と、前記第 2 の直列アームの直列接続点との間に接続するとともに、変圧器の二次巻線には整流回路、この整流回路には平滑回路をそれぞれ接続してなる直流-直流変換装置において、前記スイッチング素子のそれぞれには、スナバダイオードとスナバコンデンサとを直列接続したスナバ回路を並列に、また、前記スナバダイオードのそれぞれには、補助ダイオードと補助リアクトルとを直列接続した直列回路に補助コンデンサを直列接続した補助回路を並列に、さらに回生ダイオードを前記直列回路と前記補助コンデンサとの接続点と、前記第 1、第 2 の直列アームの並列接続点との間にそれぞれ接続して構成する。

【0013】請求項 6 の発明では、半導体スイッチ素子とダイオードとを逆並列接続した 2 組のスイッチング素子を直列接続した第 1 の直列アームと、コンデンサを直列接続した第 2 の直列アームと、直流電源とを互いに並列に接続し、変圧器一次巻線を前記第 1 の直列アームの直列接続点と、前記第 2 の直列アームの直列接続点との間に接続するとともに、変圧器の二次巻線には整流回路、この整流回路には平滑回路をそれぞれ接続してなる直流-直流変換装置において、前記スイッチング素子と前記変圧器一次巻線の接続点との間に補助リアクトルをそれぞれ直列に、前記スイッチング素子のそれぞれには、スナバダイオードとスナバコンデンサとを直列接続したスナバ回路を並列に、補助ダイオードと補助コンデンサとを直列接続した補助回路を前記スナバ回路の直列接続点と前記補助リアクトルと前記変圧器一次巻線の接続点との接続点間に、回生ダイオードを前記補助回路の直列接続点と前記第 1、第 2 の直列アームの並列接続点間にそれぞれ接続して構成する。

【0014】上記請求項 4～6 の発明では、半導体スイッチ素子のターンオフ時には、スナバコンデンサによって上記半導体スイッチ素子の電圧上昇率を抑制し、スイッチング損失を低減させる。次に、半導体スイッチ素子がオンしている期間には、上記スナバコンデンサに蓄えられている電荷を補助回路で吸収し、補助コンデンサに移す。その後、半導体スイッチ素子がオフしている期間に、この補助コンデンサに蓄えられている電荷を、回生ダイオードを介して直流電源に回生することで、スナバ回路での発生損失を低減させる。

【0015】請求項 7 の発明では、第 1 のダイオードの一方の端子と第 1 の半導体スイッチ素子の一方の端子と

を直列接続した第 1 の直列アームと、第 2 の半導体スイッチ素子の一方の端子と第 2 のダイオードの一方の端子とを直列接続した第 2 の直列アームと、第 1 のスナバ回路とをそれぞれ並列に接続するとともに、中間端子を備えた変圧器一次巻線の一方の端子を前記第 1 の直列アームの直列接続点に、前記変圧器一次巻線の他方の端子を前記第 2 の直列アームの直列接続点にそれぞれ接続し、また、直流電源を 3 端子スイッチの第 1 の端子と前記第 1 の半導体スイッチ素子と前記第 2 のダイオードとの並列接続点間に、前記 3 端子スイッチの第 2 の端子を前記変圧器の中間端子に、前記 3 端子スイッチの第 3 の端子を前記第 1 のダイオードと前記第 2 の半導体スイッチ素子との並列接続点間にそれぞれ接続し、さらには、入力電圧検出回路を前記直流電源と並列に、制御回路を前記入力電圧検出回路と前記 3 端子スイッチとの間に、前記変圧器の二次端子を整流回路に、この整流回路を平滑フィルタにそれぞれ接続している。

【0016】請求項 8 の発明では、第 1 の半導体スイッチ素子の一方の端子と第 2 の半導体スイッチ素子の一方の端子とを直列接続した第 1 の直列アームと、第 3 の半導体スイッチ素子の一方の端子と第 4 の半導体スイッチ素子の一方の端子とを直列接続した第 2 の直列アームと、第 1 のスナバ回路とをそれぞれ並列に接続するとともに、中間端子を備えた変圧器一次巻線の一方の端子を前記第 1 の直列アームの直列接続点に、前記変圧器一次巻線の他方の端子を前記第 2 の直列アームの直列接続点にそれぞれ接続し、また、直流電源を 3 端子スイッチの第 1 の端子と前記第 1 の半導体スイッチ素子と前記第 3 の半導体スイッチ素子との並列接続点間に、前記 3 端子スイッチの第 2 の端子を前記変圧器の中間端子に、前記 3 端子スイッチの第 3 の端子を前記第 2 の半導体スイッチ素子と前記第 4 の半導体スイッチ素子との並列接続点間にそれぞれ接続し、さらには、入力電圧検出回路を前記直流電源と並列に、制御回路を前記入力電圧検出回路と前記 3 端子スイッチとの間に、前記変圧器の二次端子を整流回路に、この整流回路を平滑フィルタにそれぞれ接続している。

【0017】上記請求項 7 の発明においては、第 1 のスナバダイオードと第 1 のスナバコンデンサとを直列接続した第 2 のスナバ回路を前記第 1 の半導体スイッチ素子と並列に、第 1 の補助ダイオードと第 1 の補助リアクトルとを直列接続した第 1 の直列回路と第 1 の補助コンデンサとを直列接続した第 1 の補助回路を前記第 1 のスナバダイオードと並列に、第 1 の回生ダイオードを前記第 1 の直列回路と第 1 の補助コンデンサとの接続点と前記第 1 のダイオードと前記第 2 の半導体スイッチ素子との並列接続点間に、第 2 のスナバダイオードと第 2 のスナバコンデンサとを直列接続した第 3 のスナバ回路を前記第 2 の半導体スイッチ素子と並列に、第 2 の補助ダイオードと第 2 の補助リアクトルとを直列接続した第 2 の直

列回路と第 2 の補助コンデンサとを直列接続した第 2 の補助回路を前記第 2 のスナバダイオードと並列に、第 2 の回生ダイオードを前記第 2 の直列回路と第 2 の補助コンデンサとの接続点と前記第 2 のダイオードと前記第 1 の半導体スイッチ素子との並列接続点間に、それぞれ接続することができる（請求項 9 の発明）。

【0018】上記請求項 8 の発明においては、第 1 のスナバダイオードと第 1 のスナバコンデンサとを直列接続した第 2 のスナバ回路を前記第 1 の半導体スイッチ素子と並列に、第 1 の補助ダイオードと第 1 の補助リアクトルとを直列接続した第 1 の直列回路と第 1 の補助コンデンサとを直列接続した第 1 の補助回路を前記第 1 のスナバダイオードと並列に、第 1 の回生ダイオードと第 1 の回生リアクトルとを直列接続した第 1 の回生回路を前記第 1 の直列回路と前記第 1 の補助コンデンサとの接続点と前記第 2 の半導体スイッチ素子と第 4 の半導体スイッチ素子との並列接続点間に、第 2 のスナバダイオードと第 2 のスナバコンデンサとを直列接続した第 3 のスナバ回路を前記第 2 の半導体スイッチ素子と並列に、第 2 の補助ダイオードと第 2 の補助リアクトルとを直列接続した第 2 の直列回路と第 2 の補助コンデンサとを直列接続した第 2 の補助回路を前記第 2 のスナバダイオードと並列に、第 2 の回生ダイオードと第 2 の回生リアクトルとを直列接続した第 2 の回生回路を前記第 2 の直列回路と前記第 2 の補助コンデンサとの接続点と前記第 1 の半導体スイッチ素子と第 3 の半導体スイッチ素子との並列接続点間に、前記第 2 の直列アームについても上記と同じく、第 4 のスナバ回路、第 5 のスナバ回路、第 3 の補助回路、第 4 の補助回路、第 3 の回生回路および第 4 の回生回路をそれぞれ接続することができる（請求項 10 の発明）。

【0019】

【発明の実施の形態】図 1 はこの発明の第 1 の実施の形態を示す回路図である。図 2 4 に示す従来例からスナバ回路 7 を省き、ダイオード 3 B の一方の端子を変圧器一次巻線 4 1 と半導体スイッチ素子 2 A との接続点に、半導体スイッチ素子 2 B の一方の端子を変圧器リセット巻線 4 2 とダイオード 3 A との接続点に、ダイオード 3 B の他方の端子を半導体スイッチ素子 2 B の他方の端子に、スナバ回路 1 3 をダイオード 3 B と半導体スイッチ素子 2 B との並列接続点と半導体スイッチ素子 2 A とダイオード 3 A の並列接続点との間にそれぞれ接続して構成する。図 3 に図 1 の動作波形を示す。なお、図 1 の直流出力動作は図 2 4 の場合と同様なので、以下では相違点のみを説明する。すなわち、半導体スイッチ素子 2 A がターンオフしたとき、スナバ回路 1 3 が変圧器 4 の漏れインダクタンスおよび配線インダクタンスに蓄えられたエネルギーを、ダイオード 3 B を介して吸収する。次に、半導体スイッチ素子 2 A と半導体スイッチ素子 2 B が同時にオンしている期間①に、スナバ回路 1 3 に蓄え

られている電荷を、スナバ回路 1 3 →半導体スイッチ素子 2 B →変圧器リセット巻線 4 2 →直流電源 1 の経路で放電し、スナバ回路 1 3 で吸収したエネルギーを負荷に放出する。つまり、ダイオード 3 B はスナバダイオードの役目を果たし、半導体スイッチ素子 2 B は電力回生用として作用する。図 2 に図 1 の変形例を示す。これは、直流電源 1 の正極側端子を半導体スイッチ素子 2 A とダイオード 3 A との接続点に、また、直流電源 1 の負極側端子を変圧器一次巻線 4 1 と変圧器リセット巻線 4 2 との接続点にそれぞれ接続した点が特徴で、機能的には図 1 と全く同じなので詳細は省略する。

【0020】図 4 はこの発明の第 2 の実施の形態を示す回路図、図 6 はその動作説明図である。図 1 との相違点は、スナバダイオード 7 1 とスナバコンデンサ 7 2 を直列接続したスナバ回路 7 を半導体スイッチ素子 2 A と並列に、また、補助ダイオード 8 1 と補助リアクトル 8 2 を直列接続した直列回路と補助コンデンサ 8 3 とを直列接続した補助回路 8 をスナバダイオード 7 1 と並列に、さらに、回生ダイオード 9 を上記直列回路と補助コンデンサ 8 3 の接続点と、ダイオード 3 B と半導体スイッチ素子 2 B との接続点間に接続した点にある。つまり、図 1 および図 2 に示す例では、スナバ回路 1 3 により吸収したエネルギーを負荷に放出するようにしているため、スナバ回路 1 3 では損失は殆ど発生しないが、半導体スイッチ素子 2 A のターンオフ時の電圧上昇率を抑制することができない。図 4 に示すものは、この問題を解決し得るようにするものである。

【0021】図 6 を参照して、半導体スイッチ素子 2 A に並列接続されたスナバコンデンサ 7 2 の、電荷のエネルギー回生動作につき説明する。いま、半導体スイッチ素子 2 A がターンオフする時、スナバコンデンサ 7 2 が半導体スイッチ素子 2 A の電圧上昇率を抑制する。次に、半導体スイッチ素子 2 A がオンしている期間①、②に、スナバコンデンサ 7 2 に蓄えられた電荷を、スナバコンデンサ 7 2 →補助ダイオード 8 1 →補助リアクトル 8 2 →補助コンデンサ 8 3 →半導体スイッチ素子 2 A の経路で、補助リアクトル 8 2 および補助コンデンサ 8 3 に放電する。スナバコンデンサ 7 2 が 0 V まで放電すると、補助リアクトル 8 2 に蓄えられたエネルギーにより、補助リアクトル 8 2 →補助コンデンサ 8 3 →スナバダイオード 7 1 →補助ダイオード 8 1 の経路で電流が流れ、補助コンデンサ 8 3 にエネルギーを移す。さらに、半導体スイッチ素子 2 A がオフの期間③に、補助コンデンサ 8 3 に蓄えられた電荷を、補助コンデンサ 8 3 →回生ダイオード 9 →スナバ回路 1 3 →直流電源 1 →変圧器一次巻線 4 1 の経路でスナバ回路 1 3 へと放出する。そして、半導体スイッチ素子 2 A と 2 B が同時にオンしている期間④に、スナバ回路 1 3 に蓄えられている電荷を、スナバ回路 1 3 →半導体スイッチ素子 2 B →変圧器リセット巻線 4 2 →直流電源 1 の経路で放電し、スナバ

回路 13 で吸収したエネルギーを負荷に放出する。図 5 に図 4 の変形例を示す。すなわち、直流電源 1 の正極側端子を半導体スイッチ 2 A とダイオード 3 A との接続点に、直流電源 1 の負極側端子を変圧器一次巻線 4 1 と変圧器リセット巻線 4 2 との接続点にそれぞれ接続する他は図 4 に示すものと全く同じなので、説明は省略する。

【0022】以上、いずれの例においても、半導体スイッチ素子 2 B のオン期間、半導体スイッチ素子 2 B には、スナバ回路 13 を構成するコンデンサの静電容量と、変圧器 4 の漏れインダクタンスとによって決まる周期の正弦波状の電流が流れる。そこで、半導体スイッチ素子 2 B のオン期間を、コンデンサの静電容量と変圧器の漏れインダクタンスで決まる共振周期の約 $1/2$ (図 6 に示す①期間参照) とし、半導体スイッチ素子 2 B のターンオフ時、0 A 付近で電流を遮断する。これにより、半導体スイッチ素子 2 B のターンオフ時のスイッチング損失を低減することができる。

【0023】また、図 4、図 5 はいずれも 1 石フォワード型コンバータにスナバ回路、補助回路および回生ダイオードを付加したものであるが、2 石フォワード型やハーフブリッジ型のコンバータへの適用も考えられる。図 7 は 2 石フォワード型に適用したもので、その基本回路に対して、スナバダイオード 7 1 とスナバコンデンサ 7 2 を直列接続したスナバ回路 7 を半導体スイッチ素子 2 A と並列に、また、補助ダイオード 8 1 と補助リアクトル 8 2 とを直列接続した第 1 の直列回路に補助コンデンサ 8 3 を直列接続した補助回路 8 をスナバダイオード 7 1 と並列に、さらに、回生ダイオード 9 を上記第 1 の直列回路と補助コンデンサ 8 3 との接続点と、直流電源 1 の正極側端子との間にそれぞれ接続して構成される。同様に、スナバダイオード 10 1 とスナバコンデンサ 10 2 を直列接続したスナバ回路 10 を半導体スイッチ素子 2 B と並列に、また、補助ダイオード 11 1 と補助リアクトル 11 2 とを直列接続した第 2 の直列回路に補助コンデンサ 11 3 を直列接続した補助回路 11 をスナバダイオード 10 1 と並列に、さらに、回生ダイオード 12 を上記第 2 の直列回路と補助コンデンサ 11 3 との接続点と、直流電源 1 の負極側端子との間にそれぞれ接続して構成される。

【0024】図 10 に図 7 の動作波形を示す。ここでは、半導体スイッチ素子 2 A に付属するスナバコンデンサ 7 2 の電荷エネルギーの回生動作について説明する。半導体スイッチ素子 2 A がターンオフするとき、スナバコンデンサ 7 2 が半導体スイッチ素子 2 A の電圧上昇率を抑制する。次に、半導体スイッチ素子 2 A がオンしている期間①に、スナバコンデンサ 7 2 に蓄えられている電荷をスナバコンデンサ 7 2 →補助ダイオード 8 1 →補助リアクトル 8 2 →補助コンデンサ 8 3 →半導体スイッチ素子 2 A の経路で、補助リアクトル 8 2 および補助コンデンサ 8 3 に放電する。スナバコンデンサ 7 2 が 0 V

まで放電すると期間②に移行し、補助リアクトル 8 2 に蓄えられたエネルギーにより、補助リアクトル 8 2 →補助コンデンサ 8 3 →スナバダイオード 7 1 →補助ダイオード 8 1 の経路で電流が流れ、補助コンデンサ 8 3 にエネルギーを移す。次に、半導体スイッチ素子 2 A がオフの期間④に、補助コンデンサ 8 3 に蓄えられている電荷は、補助コンデンサ 8 3 →回生ダイオード 9 →直流電源 1 →回生ダイオード 1 2 →補助コンデンサ 1 1 →変圧器一次巻線 4 1 の経路で放電し、直流電源 1 にエネルギーを回生する。半導体スイッチ素子 2 B に付属するスナバ回路 10、補助回路 11 および回生ダイオード 1 2 についても、上記と同様に動作する。

【0025】図 8 はハーフブリッジ型に適用したもので、その基本回路に対して、スナバダイオード 7 1 とスナバコンデンサ 7 2 とを直列接続したスナバ回路 7 を半導体スイッチ素子 2 A と並列に、また、補助ダイオード 8 1 と補助リアクトル 8 2 とを直列接続した第 1 の直列回路に、補助コンデンサ 8 3 を直列接続した補助回路 8 をスナバダイオード 7 1 と並列に、さらに、回生ダイオード 9 を上記第 1 の直列回路と補助コンデンサ 8 3 との接続点と、直流電源 1 の正極側端子との間にそれぞれ接続して構成されている。同様に、スナバダイオード 10 1 とスナバコンデンサ 10 2 を直列接続したスナバ回路 10 を半導体スイッチ素子 2 B と並列に、また、補助ダイオード 11 1 と補助リアクトル 11 2 とを直列接続した第 2 の直列回路に、補助コンデンサ 11 3 を直列接続した補助回路 11 をスナバダイオード 10 1 と並列に、さらに、回生ダイオード 12 を上記第 2 の直列回路と補助コンデンサ 11 3 との接続点と、直流電源 1 の負極側端子との間にそれぞれ接続して構成される。

【0026】図 11 に図 8 の動作波形を示す。ここでは、半導体スイッチ素子 2 A に付属するスナバコンデンサ 7 2 の電荷エネルギーの回生動作について説明する。半導体スイッチ素子 2 A がターンオフするとき、スナバコンデンサ 7 2 が半導体スイッチ素子 2 A の電圧上昇率を抑制する。次に、半導体スイッチ素子 2 A がオンしている期間①に、スナバコンデンサ 7 2 に蓄えられている電荷をスナバコンデンサ 7 2 →補助ダイオード 8 1 →補助リアクトル 8 2 →補助コンデンサ 8 3 →半導体スイッチ素子 2 A の経路で、補助リアクトル 8 2 および補助コンデンサ 8 3 に放電する。スナバコンデンサ 7 2 が 0 V まで放電すると期間②に移行し、補助リアクトル 8 2 に蓄えられたエネルギーにより、補助リアクトル 8 2 →補助コンデンサ 8 3 →スナバダイオード 7 1 →補助ダイオード 8 1 の経路で電流が流れ、補助コンデンサ 8 3 にエネルギーを移す。次に、半導体スイッチ素子 2 A がオフの期間④に、補助コンデンサ 8 3 に蓄えられている電荷は、補助コンデンサ 8 3 →回生ダイオード 9 →直流電源 1 →コンデンサ 3 1 A →変圧器一次巻線 4 1 の経路で放電し、コンデンサ 3 1 A にエネルギーを回生する。コン

デンサ31Aに蓄えられた電荷は、半導体スイッチ素子2Bがオンの期間⑤～⑦に変圧器4を介して負荷に放出される。半導体スイッチ素子2Bに付属するスナバ回路10、補助回路11および回生ダイオード12についても、上記と同様に動作する。

【0027】図9に図8の変形例を示す。半導体スイッチ素子2Aと変圧器一次巻線41の接続点との間に補助リアクトル82を、スナバダイオード71とスナバコンデンサ72とを直列接続したスナバ回路7を半導体スイッチ素子2Aと並列に、また、補助ダイオード81と補助コンデンサ83とを直列接続した第3の直列回路をスナバダイオード71とスナバコンデンサ72との接続点と、補助リアクトル82と変圧器一次巻線41の接続点との間に、さらに、回生ダイオード9を上記第3の直列回路の接続点と、直流電源1の正極側端子との間にそれぞれ接続して構成される。同様に、半導体スイッチ素子2Bと変圧器一次巻線41の接続点との間に補助リアクトル112を、スナバダイオード101とスナバコンデンサ102とを直列接続したスナバ回路10を半導体スイッチ素子2Bと並列に、また、補助ダイオード111と補助コンデンサ113とを直列接続した第4の直列回路をスナバダイオード101とスナバコンデンサ102との接続点と、補助リアクトル112と変圧器一次巻線41の接続点との間に、さらに、回生ダイオード12を上記第4の直列回路の接続点と、直流電源1の負極側端子との間にそれぞれ接続して構成される。この例は、図8に示すものでは、例えば無負荷時などでスナバコンデンサ72に電荷が十分に蓄えられていない状態において半導体スイッチ素子2Bがオンすると、スナバコンデンサ72を充電するため半導体スイッチ素子2Bに過大な電流が流れる。この例は、かかる不都合を生じさせないようにするものである。

【0028】以上では、直流電源電圧をほぼ一定として扱っているため、電圧の異なるものには適用できなくなるという問題が残されている。この点について、以下に説明する。図26に従来の2石フォワード型直流-直流変換装置の従来例を示す。すなわち、直流電源1の正極側端子には半導体スイッチ2Bの一方の端子とダイオード3Bの一方の端子が、また、直流電源1の負極側端子には半導体スイッチ2Aの一方の端子とダイオード3Aの一方の端子が、半導体スイッチ2Bの他方の端子には変圧器4の一次巻線41の一方の端子とダイオード3Aの他方の端子が、ダイオード3Bの他方の端子には半導体スイッチ2Aの他方の端子と変圧器4の一次巻線41の他方の端子が、さらに、変圧器4の二次巻線43には整流回路5が、整流回路5には平滑フィルタ6がそれぞれ接続されている。図26の動作波形を図28に示す。半導体スイッチ2Aおよび2Bをオンしている期間①に変圧器4を正方向に励磁し、整流回路5および平滑フィルタ6を介して負荷に電力を供給する。次に、半導体ス

スイッチ2A、2Bをオフしている期間②に、変圧器4の励磁エネルギーが変圧器一次巻線41およびダイオード3A、3Bを介して直流電源1に回生される。

【0029】図27にフルブリッジ型直流-直流変換装置の従来例を示す。同図において、直流電源1の正極側端子には半導体スイッチ2C、2Dの一方の端子が、直流電源1の負極側端子には半導体スイッチ2A、2Bの一方の端子が、半導体スイッチ2Dの他方の端子には変圧器4の一次巻線41の一方の端子と半導体スイッチ2Bの他方の端子が、半導体スイッチ2Cの他方の端子には半導体スイッチ2Aの他方の端子と変圧器4の一次巻線41の他方の端子が、変圧器4の二次巻線43には整流回路5が、整流回路5には平滑フィルタ6がそれぞれ接続されている。図27の動作波形を図29に示す。半導体スイッチ2A、2Dをオンしている期間①に変圧器4を正方向に励磁し、整流回路5および平滑フィルタ6を介して負荷に直流電力を供給する。次に、半導体スイッチ2B、2Cをオンしている期間③に変圧器4を負方向に励磁し、整流回路5および平滑フィルタ6を介して負荷に直流電力を供給する。

【0030】図26の場合、直流電源1の最大電圧を E_{d1} 、最小電圧を E_{d2} 、電圧が E_{d1} のときの半導体スイッチ2A、2Bがオンしている期間を T_{S1} 、電圧が E_{d2} のときの半導体スイッチ2A、2Bがオンしている期間を T_{S2} 、半導体スイッチ2A、2Bに流れる電流を i 、このときの半導体スイッチ2A、2Bの電圧降下を V_S とすると、半導体スイッチ2A、2Bがオンしている期間に発生する導通損失 P_{ON} は、 $P_{ON} = 2 \times (V_S \times i \times T_{ON})$

となる。また、出力電圧が一定の場合は $T_{S1} < T_{S2}$ となり、直流電源電圧が E_{d2} のときは半導体スイッチにおける導通損失が増加する。また、変圧器の巻数比を $n_1 : n_2$ 、変圧器の二次巻線43に発生する電圧を V_{T2} とすると、

$$V_{T2} = E_d \times n_2 / n_1$$

となる。整流回路を構成するダイオードは直流電源電圧が E_{d1} の場合においても耐圧を越えないように選定されるが、耐圧の高いダイオードは発生損失が大きく高価であるという問題がある。

【0031】直流電源を単相交流(AC)電源100Vまたは200Vから、ダイオード整流器により全波整流して得る例について具体的に説明する。AC100Vの場合 $E_{d2} = 90V$ 、AC200Vの場合 $E_{d1} = 180V$ となる。このとき、 $T_{S2} \approx 2 \times T_{S1}$ となり、AC200Vの場合と比較してAC100Vの場合の半導体スイッチの導通損失は約2倍となる。また、変圧器の巻数比を1:1とすると、整流器を構成するダイオードは180V以上の耐圧のものを選定するようにする。この点は図27の場合も同様で、直流電源電圧が低い場合はそれが高い場合に比べて、半導体スイッチ2A、2

B、2Cおよび2Dの導通損失が増加し、また、整流回路を構成するダイオードは直流電源電圧が最大の場合でも耐圧を越えないように選定しなければならない。つまり、従来の直流-直流変換装置では、直流電源電圧の変動によって発生損失が大きくなり、整流回路を構成するダイオードに耐圧が大きく高価なものを要するという問題が残されている。

【0032】上記のような問題を回避することが可能な電圧適応型の直流-直流変換装置について、以下に説明する。図12はかかる実施の形態（第5の実施の形態）を示す回路図である。図26との相違点は、変圧器4の一次巻線41の一方の端子をダイオード3Bと半導体スイッチ2Aとの直列接続点に、変圧器4の一次巻線42の一方の端子を半導体スイッチ2Bとダイオード3Aとの直列接続点に、スナバ回路13をダイオード3Bと半導体スイッチ2Bとの並列接続点と半導体スイッチ2Aとダイオード3Aとの並列接続点間に、直流電源1の正極側端子をスイッチ30の一方の端子に、直流電源1の負極側端子を半導体スイッチ2Aとダイオード3Aとの並列接続点に、スイッチ30の第1の端子30Aを変圧器4の中間端子に、スイッチ30の第2の端子30Bをダイオード3Bと半導体スイッチ2Bとの並列接続点に、入力電圧検出回路40を直流電源1と並列に、制御回路50を入力電圧検出回路40とスイッチ30との間に、それぞれ接続して構成した点にある。

【0033】図12の構成において、直流電源1の電圧を入力電圧検出回路40により検出し、検出値が所定値以上になると制御回路50により、スイッチ30を端子30B側に接続する。この場合は図26と同じ2石コンバータ構成となり、図26と同様の動作が行なわれる。これに対し、上記検出値が所定値以下のときは、スイッチ30は端子30A側に接続され、図1と同様の1石コンバータ構成となる。図20に図12でスイッチ30を30A側に接続した場合の動作波形を示す。すなわち、この回路の直流出力動作は、半導体スイッチ2Aをオンしている期間①に変圧器4を正方向に励磁し、整流回路5および平滑回路6を介して負荷に直流電力を供給する。次に、半導体スイッチ2Aをオフしている期間②に変圧器4の励磁エネルギーが、変圧器一次巻線42およびダイオード3Aを介して直流電源1に回生される。なお、巻線42は1石コンバータの場合はリセット巻線として作用し、2石コンバータの場合は一次巻線として作用することになる。

【0034】ここで、第1のスナバ回路13によるエネルギー回生動作について説明する。半導体スイッチ2Aがターンオフしたとき、第1のスナバ回路13が変圧器4の漏れインダクタンスおよび配線インダクタンスに蓄えられたエネルギーを、ダイオード3Bを介して吸収する。次に、半導体スイッチ2Aおよび2Bが同時にオンしている期間①に、第1のスナバ回路13に蓄えられて

いる電荷を、第1のスナバ回路13→半導体スイッチ2B→変圧器一次巻線42→直流電源1の経路で放電し、第1のスナバ回路13で吸収したエネルギーを変圧器4の二次側に放出する。図13に図12の変形例を示す。図12との相違点は、直流電源1の正極端子を半導体スイッチ2Aとダイオード3Aとの並列接続点に、直流電源1の負極端子をスイッチ30の一方の端子にそれぞれ接続した点にある。ただし、その動作は図12と全く同様なので、説明は省略する。

10 【0035】図14に電圧適応型の直流-直流変換装置の第2の実施の形態（第6の実施の形態）を示す。これは、図27の従来例に対応するもので、その相違点は、変圧器4の一次巻線41の一方の端子を半導体スイッチ2Aと半導体スイッチ2Cとの直列接続点に、変圧器4の一次巻線42の一方の端子を半導体スイッチ2Bと半導体スイッチ2Dとの直列接続点に、スナバ回路13を半導体スイッチ2Cと半導体スイッチ2Dとの並列接続点と半導体スイッチ2Aと半導体スイッチ2Bとの並列接続点間に、直流電源1の正極側端子をスイッチ30の一方の端子に、直流電源1の負極側端子を半導体スイッチ2Aと半導体スイッチ2Bとの並列接続点に、スイッチ30の第1の端子30Aを変圧器4の中間端子に、スイッチ30の第2の端子30Bを半導体スイッチ2Cと半導体スイッチ2Dとの並列接続点に、入力電圧検出回路40を直流電源1と並列に、制御回路50を入力電圧検出回路40とスイッチ30との間に、それぞれ接続して構成した点にある。

30 【0036】図14の回路も、直流電源1の電圧を入力電圧検出回路40により検出し、検出値が所定値以上になると制御回路50により、スイッチ30を端子30B側に接続する。この場合は図27と同じフルブリッジ構成となり、図27と同様の動作が行なわれる。これに対し、上記検出値が所定値以下のときは、スイッチ30は端子30A側に接続され、プッシュプル構成となる。図21に図14でスイッチ30を30A側に接続した場合の動作波形を示す。すなわち、この回路の直流出力動作は、半導体スイッチ2Aをオンしている期間①に変圧器4を正方向に励磁し、整流回路5および平滑回路6を介して負荷に直流電力を供給する。次に、半導体スイッチ2Bをオンしている期間③に変圧器4を負方向に励磁し、整流回路5および平滑回路6を介して負荷に直流電力を供給する。

50 【0037】ここで、第1のスナバ回路13によるエネルギー回生動作について説明する。半導体スイッチ2Aがターンオフしたとき、第1のスナバ回路13が変圧器4の漏れインダクタンスおよび配線インダクタンスに蓄えられたエネルギーを、半導体スイッチ2Cと逆並列接続されたダイオードを介して吸収する。次に、半導体スイッチ2Aおよび2Dが同時にオンしている期間①に、第1のスナバ回路13に蓄えられている電荷を、第1の

スナバ回路 1 3 → 半導体スイッチ 2 D → 変圧器一次巻線 4 2 → 直流電源 1 の経路で放電し、第 1 のスナバ回路 1 3 で吸収したエネルギーを変圧器 4 の二次側に放出する。また、半導体スイッチ 2 B のターンオフ時、および半導体スイッチ 2 B と 2 C が同時にオンしている期間についても上記と同様の動作が行なわれる。図 1 5 に図 1 4 の変形例を示す。図 1 4 との相違点は、直流電源 1 の正極端子を半導体スイッチ 2 A と 2 B との並列接続点に、直流電源 1 の負極端子をスイッチ 3 0 の一方の端子にそれぞれ接続した点にある。ただし、その動作は図 1 4 と全く同様なので、説明は省略する。

【0038】図 1 6 は、図 1 2 に示す半導体スイッチのターンオフ時の電圧上昇率を抑制し得る回路例（第 7 の実施の形態）である。図 1 2 との相違点は、スナバダイオード 1 4 2 とスナバコンデンサ 1 4 1 を直列接続した第 2 のスナバ回路 1 4 を半導体スイッチ素子 2 A と並列に、また、補助ダイオード 1 5 1 と補助リアクトル 1 5 2 を直列接続した直列回路と補助コンデンサ 1 5 3 とを直列接続した補助回路 1 5 をスナバダイオード 1 4 2 と並列に、さらに、回生ダイオード 1 5 4 を上記直列回路と補助コンデンサ 1 5 3 の接続点と、ダイオード 3 B と半導体スイッチ素子 2 B との並列接続点間にそれぞれ接続し、加えて、半導体スイッチ素子 2 B についても第 3 のスナバ回路 1 6、補助回路 1 7 および回生ダイオード 1 7 4 を接続した点にある。

【0039】図 2 2 に図 1 6 のスイッチ 3 0 を端子 3 0 A 側に接続した場合の動作波形を示す。その直流出力動作については図 1 2 と同様なので、ここでは半導体スイッチ素子 2 A に付属するスナバコンデンサ 1 4 1 のエネルギー回生動作について説明する。半導体スイッチ素子 2 A がターンオフしたとき、スナバコンデンサ 1 4 1 が半導体スイッチ素子 2 A の電圧上昇率を抑制する。次に、半導体スイッチ素子 2 A がオンしている期間①～③にスナバコンデンサ 1 4 1 に蓄えられている電荷を、スナバコンデンサ 1 4 1 → 補助ダイオード 1 5 1 → 補助リアクトル 1 5 2 → 補助コンデンサ 1 5 3 → 半導体スイッチ素子 2 A の経路で補助リアクトル 1 5 2 および補助コンデンサ 1 5 3 に放電する。スナバコンデンサ 1 4 1 が 0 V まで放電すると、補助リアクトル 1 5 2 に蓄えられたエネルギーにより、補助リアクトル 1 5 2 → 補助コンデンサ 1 5 3 → スナバダイオード 1 4 2 → 補助ダイオード 1 5 1 の経路で電流が流れ、補助コンデンサ 1 5 3 にエネルギーを移す。さらに、半導体スイッチ素子 2 A がオフの期間④に、補助コンデンサ 1 5 3 に蓄えられた電荷は、補助コンデンサ 1 5 3 → 回生ダイオード 1 5 4 → 第 1 のスナバ回路 1 3 → 回生ダイオード 1 7 4 → 補助コンデンサ 1 7 3 → 変圧器一次巻線 4 2 → 変圧器一次巻線 4 1 の経路で第 1 のスナバ回路 1 3 に放出する。そして、半導体スイッチ素子 2 A と 2 B が同時にオンしている期間①から③に、第 1 のスナバ回路 1 3 に蓄えられて

いる電荷を、第 1 のスナバ回路 1 3 → 半導体スイッチ素子 2 B → 変圧器一次巻線 4 2 → 直流電源 1 の経路で放電し、第 1 のスナバ回路 1 3 で吸収したエネルギーを負荷に放出する。なお、以上のような動作は、半導体スイッチ素子 2 B に付属するスナバコンデンサ 1 6 1 のエネルギー回生動作についても同様である。図 1 7 に図 1 6 の変形例を示す。図 1 6 との相違点は、直流電源 1 の正極端子を半導体スイッチ素子 2 A とダイオード 3 A との並列接続点に、直流電源 1 の負極端子をスイッチ 3 0 の一方の端子にそれぞれ接続した点にある。ただし、その動作は図 1 6 と全く同様なので、説明は省略する。

【0040】図 1 8 は、図 1 4 で半導体スイッチのターンオフ時の電圧上昇率を抑制する回路例（この発明の第 8 の実施の形態）である。図 1 4 との相違点は、スナバダイオード 1 4 2 とスナバコンデンサ 1 4 1 を直列接続した第 2 のスナバ回路 1 4 を半導体スイッチ素子 2 A と並列に、また、補助ダイオード 1 5 1 と補助リアクトル 1 5 2 を直列接続した直列回路と補助コンデンサ 1 5 3 とを直列接続した補助回路 1 5 をスナバダイオード 1 4 2 と並列に、さらに、回生ダイオード 1 8 2 と回生リアクトル 1 8 1 とを直列接続した回生回路 1 8 を上記直列回路と補助コンデンサ 1 5 3 との直列接続点と半導体スイッチ 2 C と 2 D との並列接続点間に、半導体スイッチ 2 B については、スナバ回路 1 9、補助回路 2 0 および回生回路 2 1 を、半導体スイッチ 2 C については、スナバ回路 2 2、補助回路 2 3 および回生回路 2 4 を、また、半導体スイッチ 2 D については、スナバ回路 2 5、補助回路 2 6 および回生回路 2 7 を、上記と同様にそれぞれ接続した点にある。

【0041】図 2 3 に図 1 8 のスイッチ 3 0 を端子 3 0 A 側に接続した場合の動作波形を示す。その直流出力動作については図 1 4 と同様なので、ここでは半導体スイッチ素子 2 A に付属するスナバコンデンサ 1 4 1 のエネルギー回生動作について説明する。半導体スイッチ素子 2 A がターンオフしたとき、スナバコンデンサ 1 4 1 が半導体スイッチ素子 2 A の電圧上昇率を抑制する。次に、半導体スイッチ素子 2 A がオンしている期間①、②にスナバコンデンサ 1 4 1 に蓄えられている電荷を、スナバコンデンサ 1 4 1 → 補助ダイオード 1 5 1 → 補助リアクトル 1 5 2 → 補助コンデンサ 1 5 3 → 半導体スイッチ素子 2 A の経路で補助リアクトル 1 5 2 および補助コンデンサ 1 5 3 に放電する。スナバコンデンサ 1 4 1 が 0 V まで放電すると、補助リアクトル 1 5 2 に蓄えられたエネルギーにより、補助リアクトル 1 5 2 → 補助コンデンサ 1 5 3 → スナバダイオード 1 4 2 → 補助ダイオード 1 5 1 の経路で電流が流れ、補助コンデンサ 1 5 3 にエネルギーを移す。さらに、半導体スイッチ素子 2 B と 2 C がオンしている期間⑤から⑦に、補助コンデンサ 1 5 3 に蓄えられた電荷は、補助コンデンサ 1 5 3 → 回生リアクトル 1 8 1 → 回生ダイオード 1 8 2 → 半導体スイ

ッチ素子 2 C の経路で回生リアクトル 1 8 1 に放出する。そして、半導体スイッチ素子 2 C がオフしている期間⑧に、回生リアクトル 1 8 1 に蓄えられているエネルギーは、回生リアクトル 1 8 1 → 回生ダイオード 1 8 2 → 第 1 のスナバ回路 1 3 → 回生ダイオード 2 7 2 → 回生リアクトル 2 7 1 → 補助コンデンサ 2 6 3 → 変圧器一次巻線 4 2 → 変圧器一次巻線 4 1 → 補助コンデンサ 1 5 3 の経路で電流を流し、第 1 のスナバ回路 1 3 にエネルギーを放出する。最後に、半導体スイッチ素子 2 A と 2 D が同時にオンしている期間①から③に、第 1 のスナバ回路 1 3 に蓄えられている電荷を、第 1 のスナバ回路 1 3 → 半導体スイッチ素子 2 D → 変圧器一次巻線 4 2 → 直流電源 1 の経路で放電し、第 1 のスナバ回路 1 3 で吸収したエネルギーを負荷に放出する。なお、以上のような動作は、半導体スイッチ素子 2 B に付属するスナバコンデンサ 1 9 1、半導体スイッチ素子 2 C に付属するスナバコンデンサ 2 2 1、および半導体スイッチ素子 2 D に付属するスナバコンデンサ 2 5 1 の各エネルギー回生動作についても同様である。図 1 9 に図 1 8 の変形例を示す。図 1 8 との相違点は、直流電源 1 の正極側端子を半導体スイッチ素子 2 A と半導体スイッチ素子 2 B との並列接続点に、直流電源 1 の負極側端子をスイッチ 3 0 の一方の端子にそれぞれ接続した点にある。ただし、その動作は図 1 8 と全く同様なので、説明は省略する。

【0042】

【発明の効果】請求項 1～3 の発明によれば、スナバ回路に蓄えられたエネルギーを直流電源に回生するかまたは負荷に放出するようにしたので、スナバ回路では損失が殆ど発生しないようになる。また、請求項 4～6 の発明によれば、半導体スイッチ素子のターンオフ時の電圧上昇率を低減できるので、スイッチング損失および発熱が低減するという利点が得られる。その結果、装置の変換効率が向上し、放熱のための冷却装置を小形にできるという利点がもたらされる。また、請求項 7、8 の発明によれば、直流電源の電圧が一定値以下の場合には 1 石フォワードコンバータまたはプッシュプル型コンバータとして動作し、変圧器の巻線比が $(n11 + n12) : n2$ から $n11 : n2$ に変わるため、直流電源電圧が低い場合でも半導体スイッチ素子がオンしている期間の変化があまりないことにより、導通損失が低減する。また、直流電源電圧が一定値以上の場合、変圧器二次巻線に発生する電圧は、 $E_d \times n2 / (n11 + n12)$ となるため、整流回路を構成するダイオードは、従来のものに比べて耐圧の低いものを選定することができ、安価となる。さらに、請求項 9、10 の発明のように、請求項 7、8 の発明に対してスナバ回路、補助回路および回生回路を付加することにより、スナバ回路では損失が殆ど発生しなくなるだけでなく、半導体スイッチ素子のターンオフ時に発生するスイッチング損失および発熱が低減するという利点も得られる。その結果、装置の変換効率

が向上し、放熱のための冷却装置を小形化することができる。

【図面の簡単な説明】

【図 1】この発明による第 1 の実施の形態を示す回路図である。

【図 2】図 1 の変形例を示す回路図である。

【図 3】図 1、図 2 の動作説明図である。

【図 4】この発明による第 2 の実施の形態を示す回路図である。

【図 5】図 4 の変形例を示す回路図である。

【図 6】図 4、図 5 の動作説明図である。

【図 7】この発明による第 3 の実施の形態を示す回路図である。

【図 8】この発明による第 4 の実施の形態を示す回路図である。

【図 9】図 8 の変形例を示す回路図である。

【図 10】図 7 の動作説明図である。

【図 11】図 8、図 9 の動作説明図である。

【図 12】この発明による第 5 の実施の形態を示す回路図である。

【図 13】図 12 の変形例を示す回路図である。

【図 14】この発明による第 6 の実施の形態を示す回路図である。

【図 15】図 14 の変形例を示す回路図である。

【図 16】この発明による第 7 の実施の形態を示す回路図である。

【図 17】図 16 の変形例を示す回路図である。

【図 18】この発明による第 8 の実施の形態を示す回路図である。

【図 19】図 18 の変形例を示す回路図である。

【図 20】図 12、13 の動作説明図である。

【図 21】図 14、15 の動作説明図である。

【図 22】図 16、17 の動作説明図である。

【図 23】図 18、19 の動作説明図である。

【図 24】第 1 の従来例を示す回路図である。

【図 25】図 24 の動作説明図である。

【図 26】第 2 の従来例を示す回路図である。

【図 27】第 3 の従来例を示す回路図である。

【図 28】図 26 の動作説明図である。

【図 29】図 27 の動作説明図である。

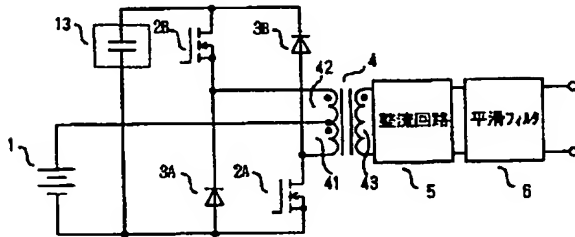
【符号の説明】

1…直流電源、2 A、2 B、2 C、2 D…半導体スイッチ素子、3 A、3 B…ダイオード、4…変圧器、5…整流回路、6…平滑回路（平滑フィルタ）、7、10、13、14、16、19、22、25…スナバ回路、8、11、15、17、20、23、26…補助回路、9、12、154、174、182、212、242、272…回生ダイオード、18、21、24、27…回生回路、30…スイッチ、30 A、30 B…スイッチ 30 の端子、31 A、32 A…コンデンサ、40…入力電圧検

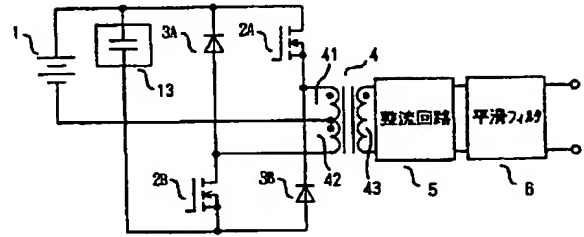
出回路、41…変圧器一次巻線、42…変圧器リセット巻線、43…変圧器二次巻線、50…制御回路、71、101、142、162、192、222、252…スナバダイオード、72、102、141、161、191、221、251…スナバコンデンサ、73…放電抵抗、81、111、151、171、201、231、

261…補助ダイオード、82、112、152、172、202、232、262…補助リアクトル、113、153、173、203、233、263…補助コンデンサ、181、211、241、271…回生リアクトル。

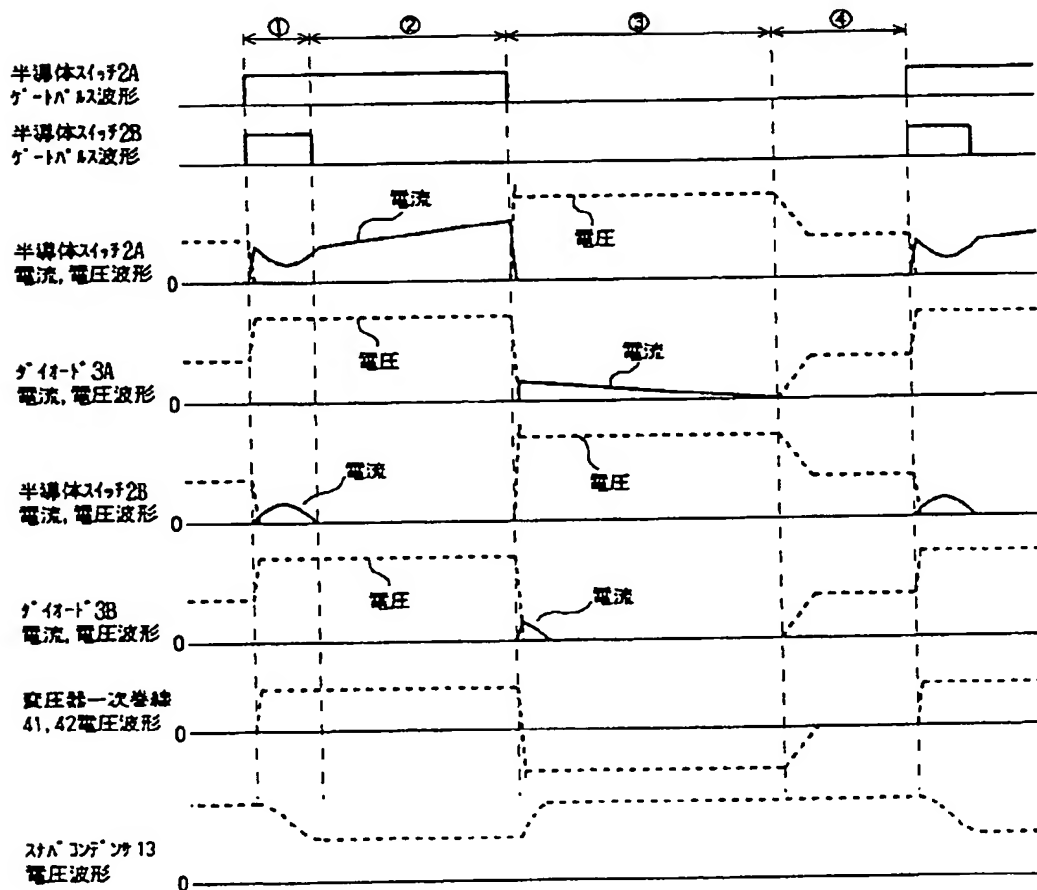
【図1】



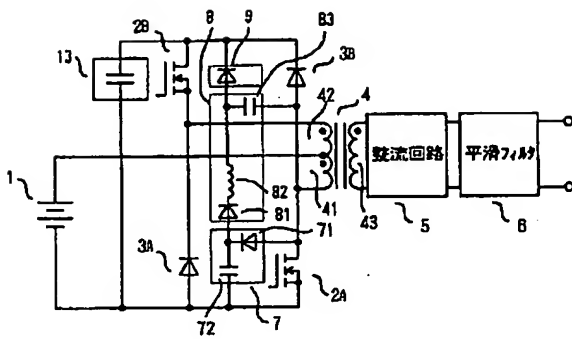
【図2】



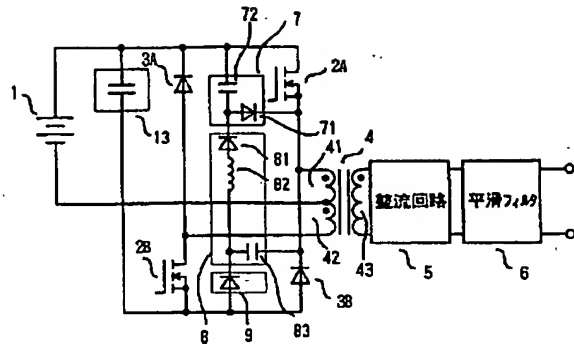
【図3】



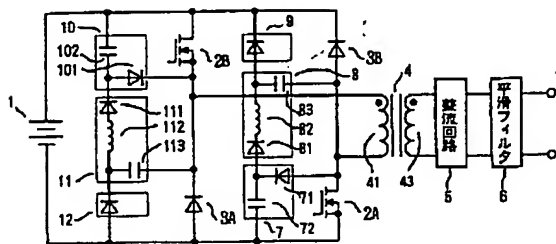
【図 4】



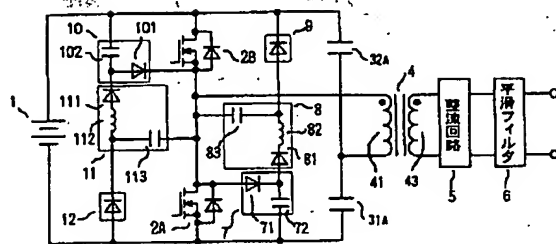
【図 5】



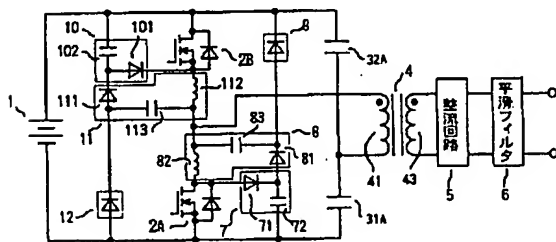
【図 7】



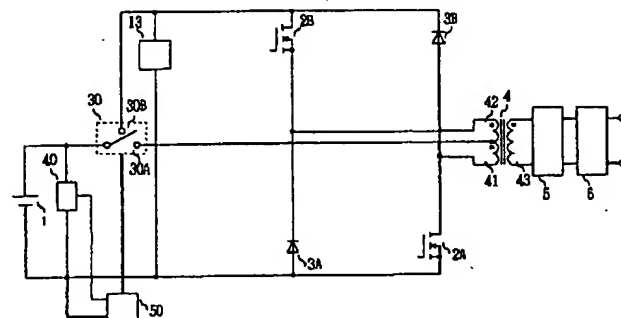
【図 8】



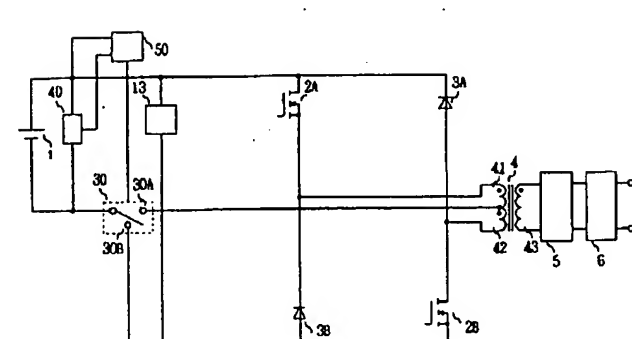
【図 9】



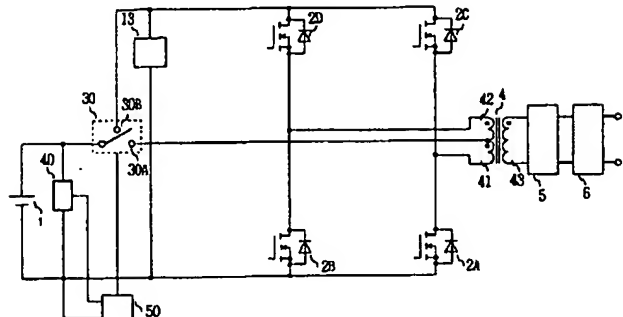
【図 12】



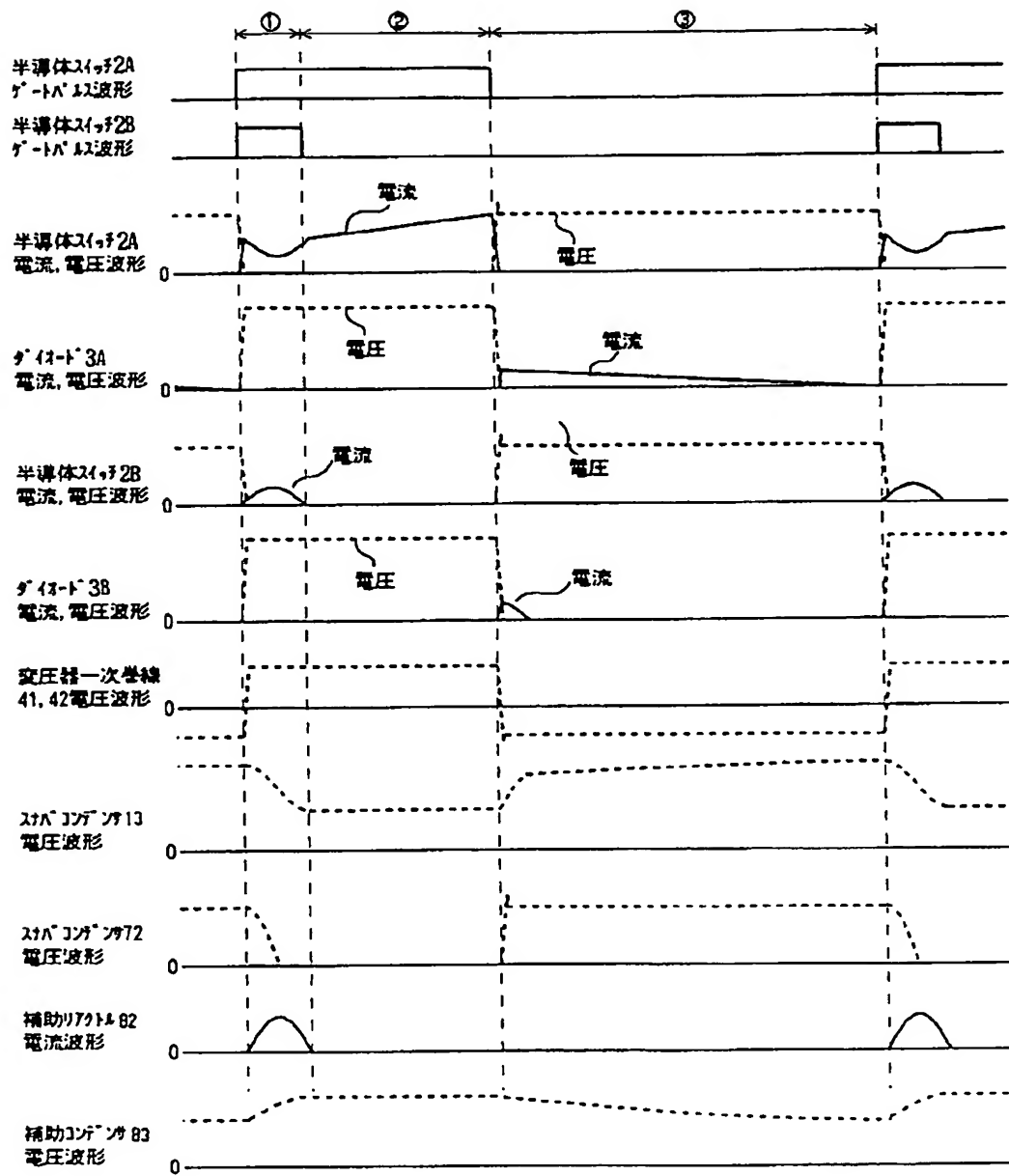
【図 13】



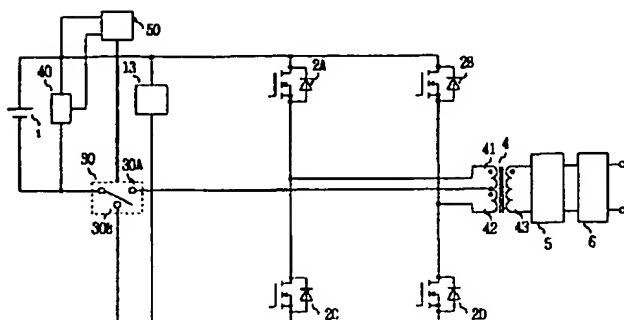
【図 14】



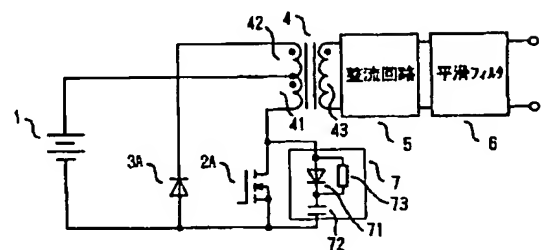
【図6】



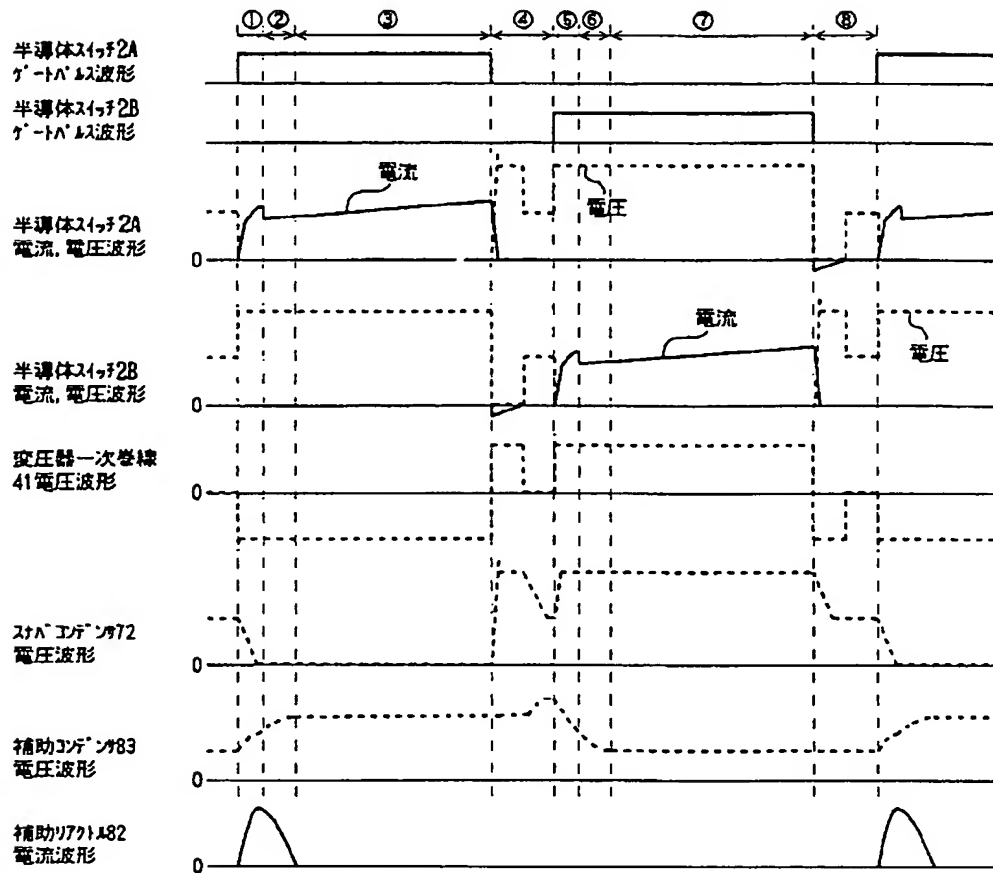
【図15】



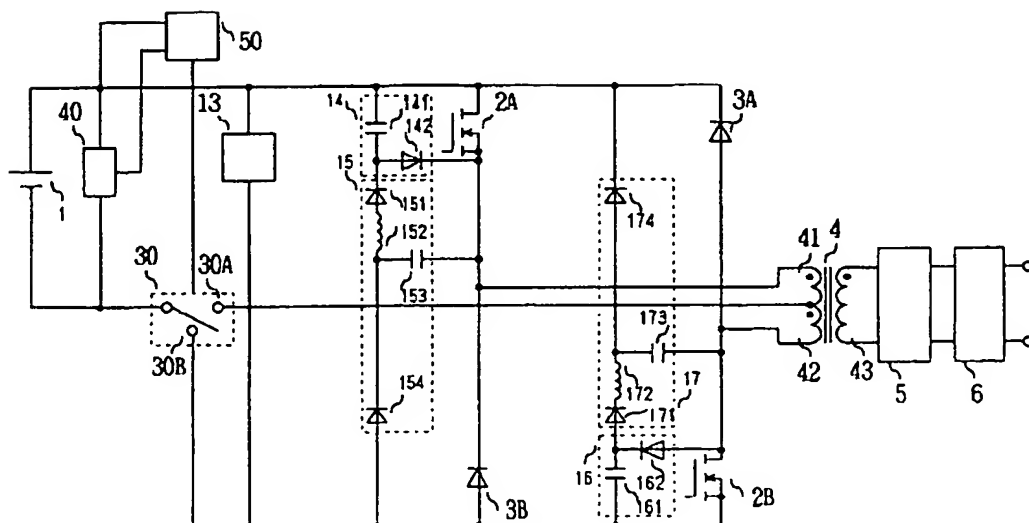
【図24】



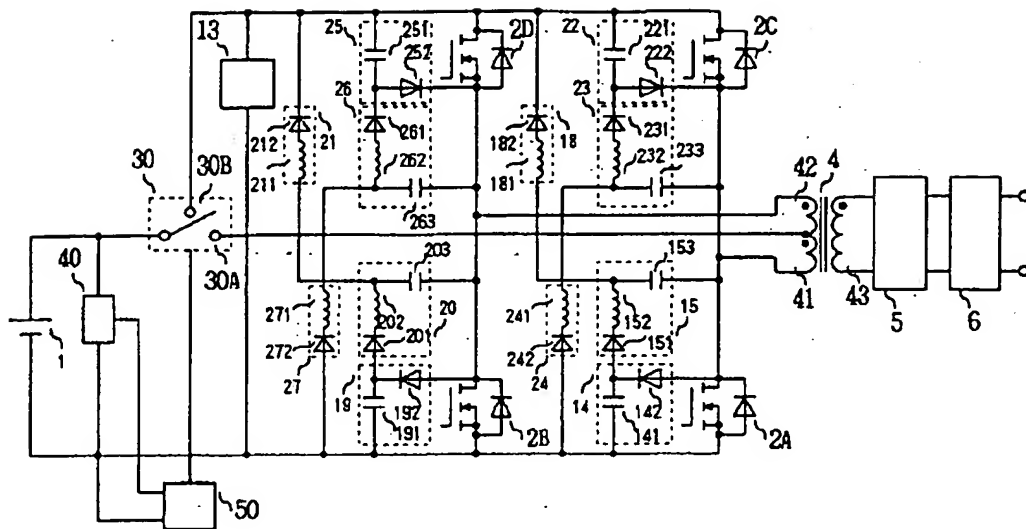
【図11】



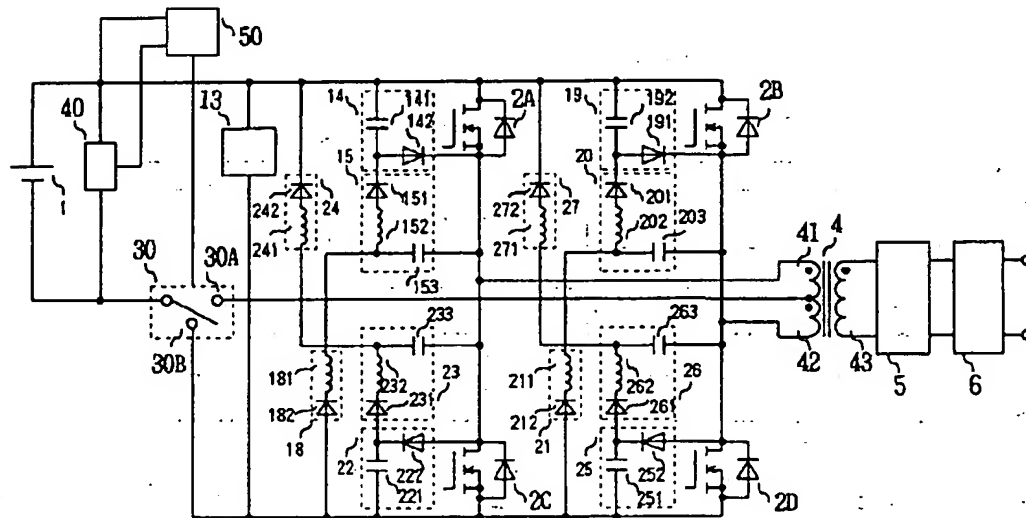
【図17】



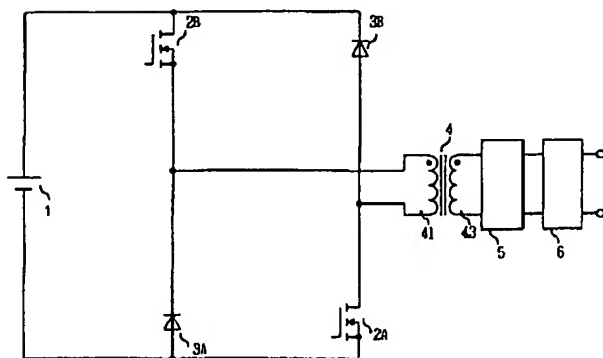
【図18】



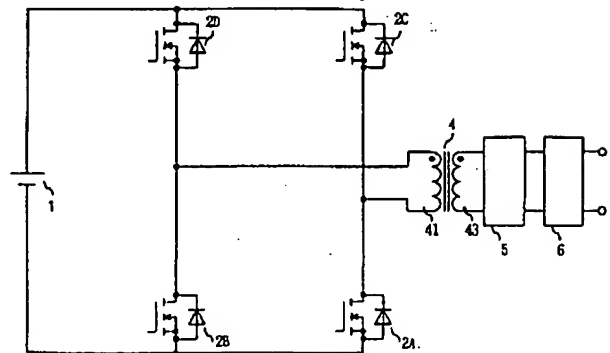
【図19】



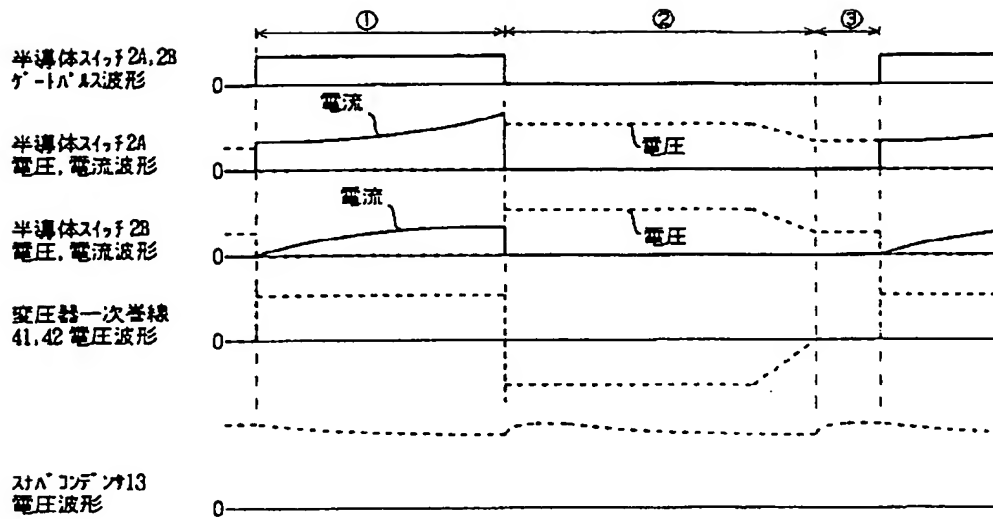
【図26】



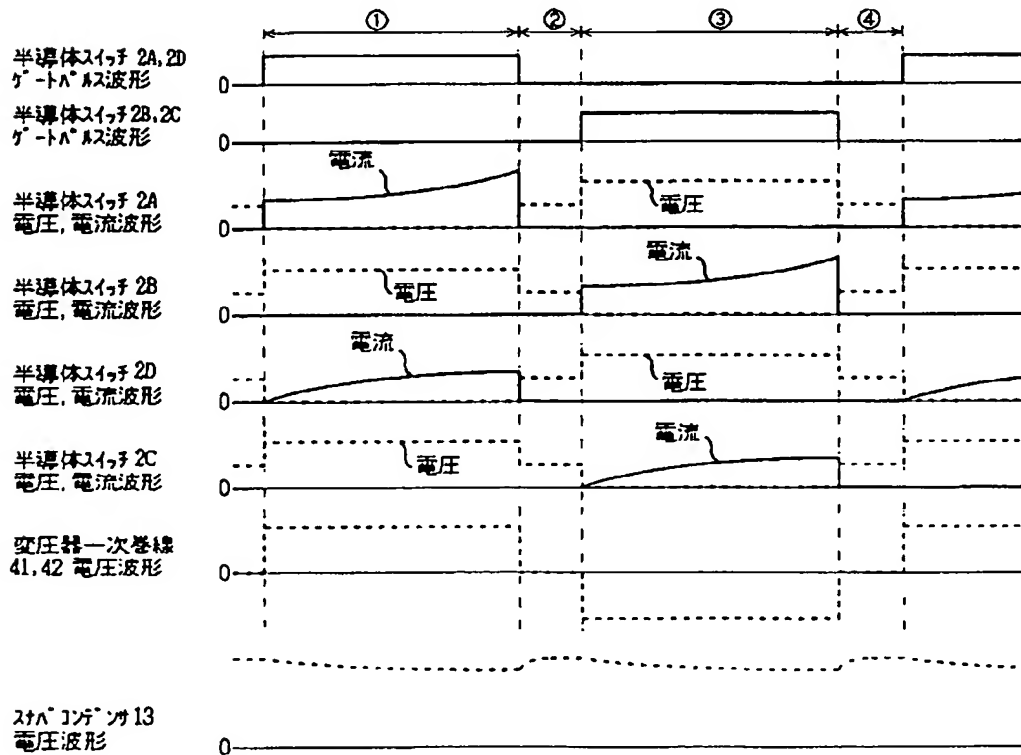
【図27】



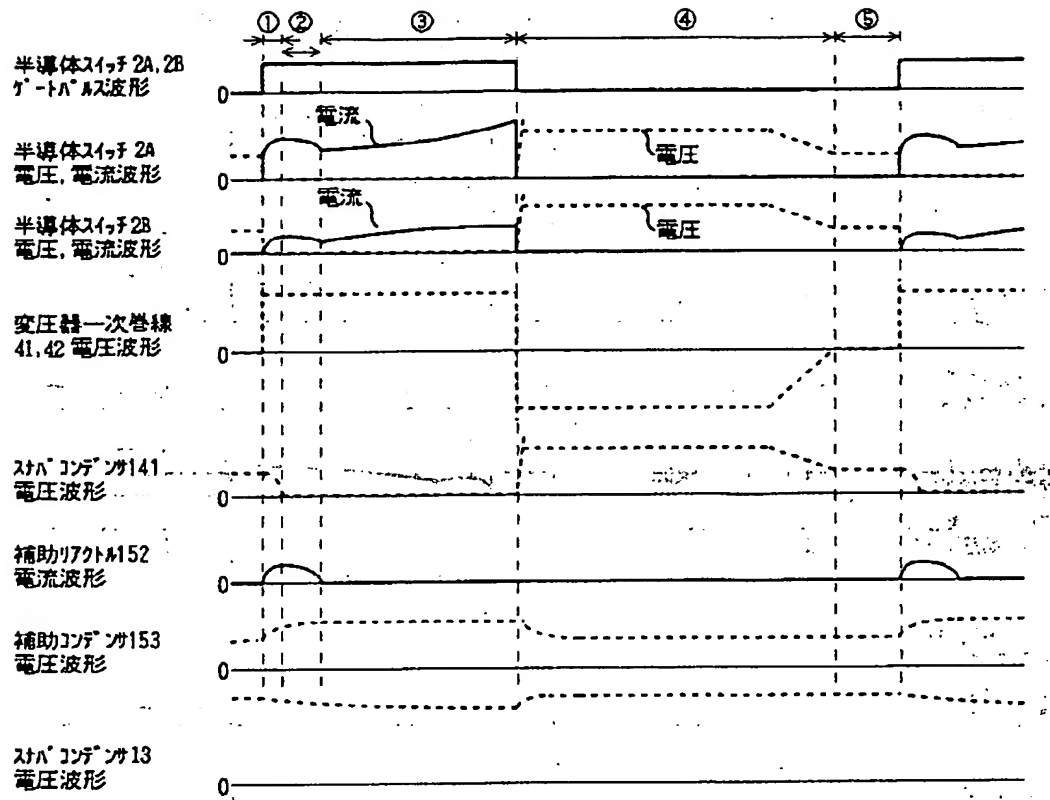
【図 20】



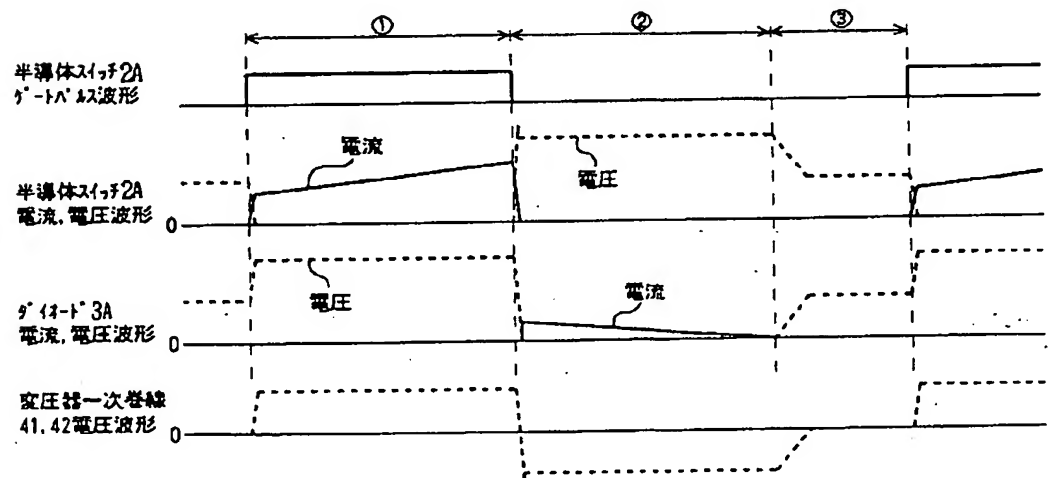
【図 21】



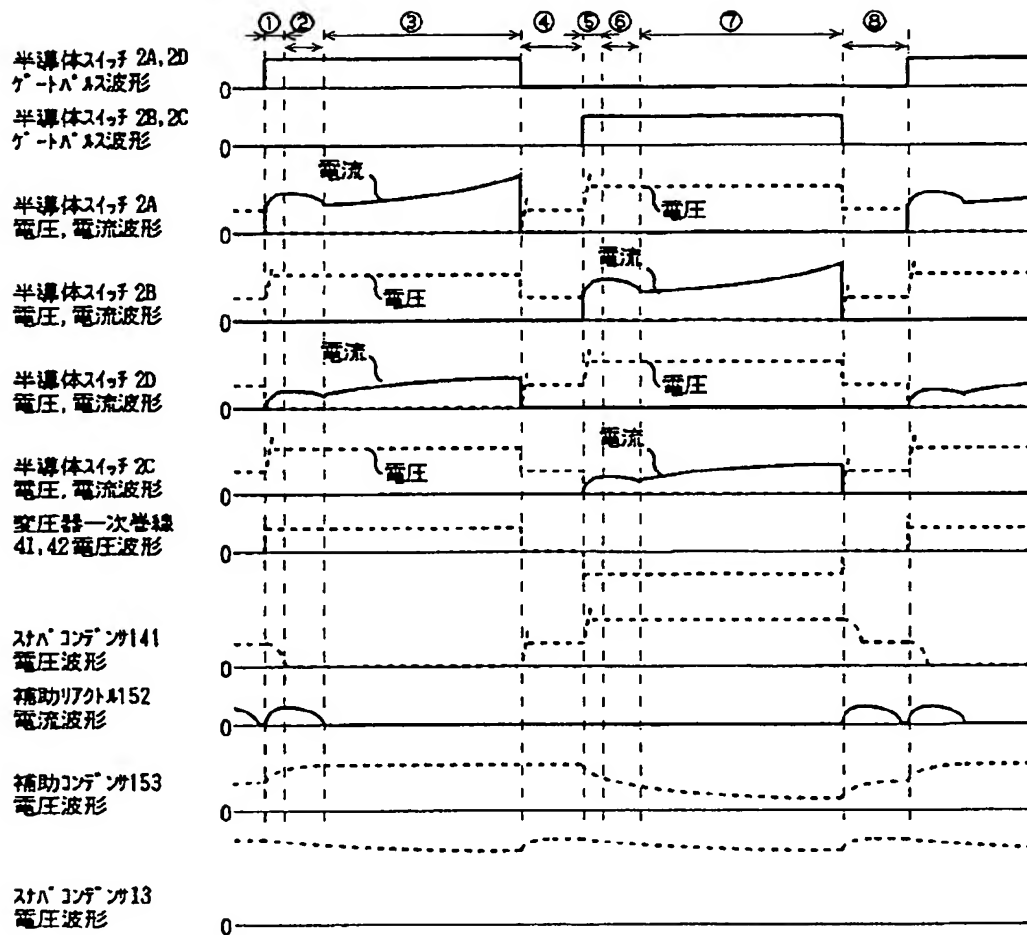
【図22】



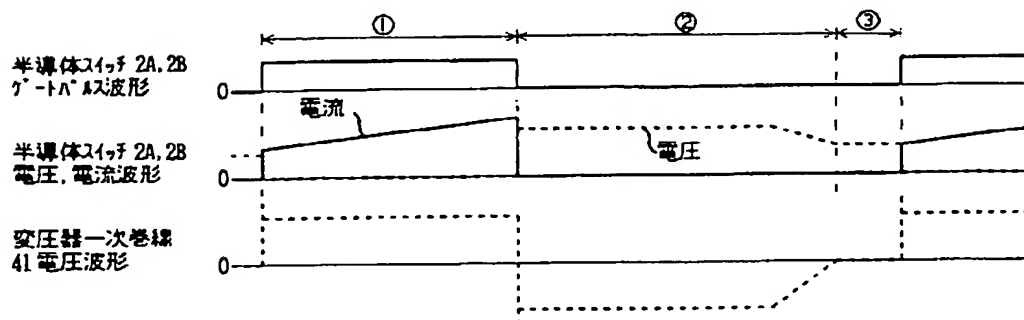
【図25】



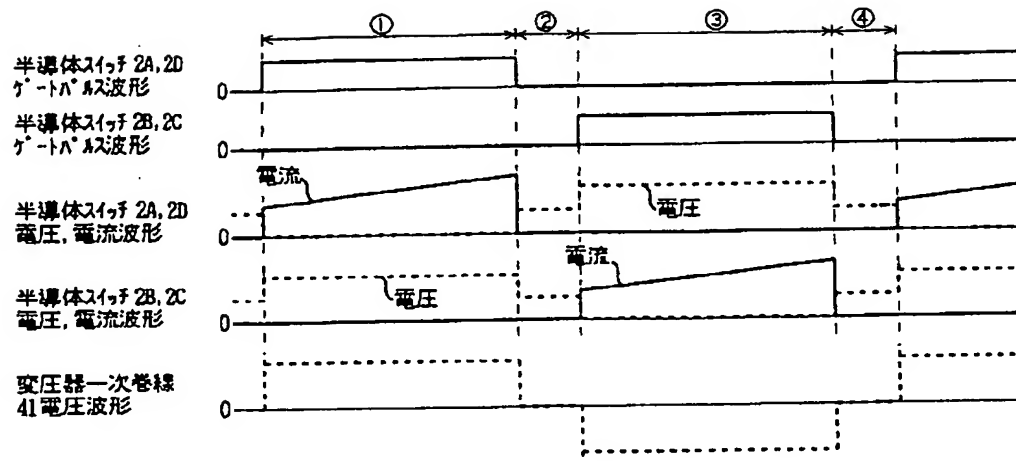
【図 23】



【図 28】



【図 29】



This Page Blank (uspto)